

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 59-094180

(43)Date of publication of application : 30.05.1984

(51)Int.CI.

G06K 9/20
G06K 9/38

(21)Application number : 57-203626

(22)Date of filing : 22.11.1982

(71)Applicant : HITACHI LTD

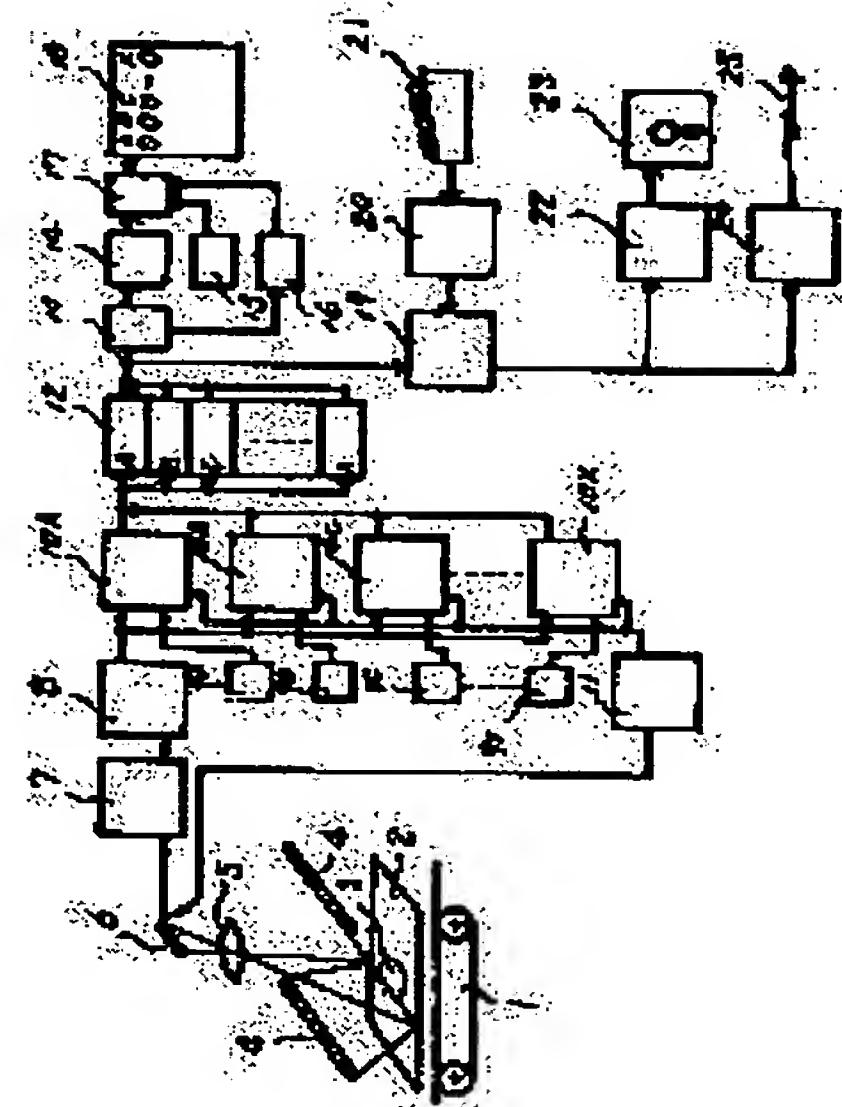
(72)Inventor : MICHINO MASAO
SUZUKI YOSHIO
HANANOI TOSHIHIRO

(54) PICTURE INPUTTING DEVICE

(57)Abstract:

PURPOSE: To select picture data of any picture quality and input comparing binary coded picture patterns by binary coding signals obtained by scanning a form optically by many slice levels and storing.

CONSTITUTION: A form 2 is carried by a form running mechanism 1, and an original picture 3 recorded on the form 2 is scanned optically by lamp 4 and a lens 5 and a picture signal converted to electric is outputted from a photoelectric conversion element 6. This picture signal is converted to digital signal by an A/D converter 8 and supplied to plural comparators 10AW10X. Different slice level set in slice level setting circuit 9AW9X are added to comparators 10AW10X. Signals taken in by timing of an information taking in/storing timing generating circuit 11 are compared with each slice level by comparators 10AW10X and binary coded and stored in a picture information storing memory 12. Picture data of any picture quality on the form 2 is selected by a display and editing circuit 13 and displayed on a display 18.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C): 1998,2003 Japan Patent Office

⑯ 日本国特許庁 (JP)
⑯ 公開特許公報 (A)

⑪ 特許出願公開
昭59-94180

⑯ Int. Cl.³
G 06 K 9/20
9/38

識別記号

厅内整理番号
7157-5B
7157-5B

⑯ 公開 昭和59年(1984)5月30日
発明の数 2
審査請求 未請求

(全 4 頁)

⑯ 画像入力装置

⑯ 特願 昭57-203626

⑯ 出願 昭57(1982)11月22日

⑯ 発明者 道野正雄

小田原市国府津2880株式会社日
立製作所小田原工場内

⑯ 発明者 鈴木儀雄

小田原市国府津2880株式会社日

立製作所小田原工場内

⑯ 発明者 花野井歳弘

小田原市国府津2880株式会社日
立製作所小田原工場内

⑯ 出願人 株式会社日立製作所

東京都千代田区丸の内1丁目5
番1号

⑯ 代理人 弁理士 薄田利幸

明細書

1 発明の名称 画像入力装置

2 特許請求の範囲

1. 帳票上の画像を光学的に読み取り、読み取った画像を電気信号に変換した後2値化することにより画像パターンを得る画像入力装置において、光電変換した信号を多数のスライスレベルで2値化する手段と、2値化された複数の画像パターンを格納する記憶手段と、該複数の画像パターンを表示する表示手段とを具備することを特徴とする画像入力装置。

2. 前記光電変換した信号を同時に複数のスライスレベルで2値化することを特徴とする特許請求の範囲第1項記載の画像入力装置。

3. 前記複数の画像パターンを表示手段に同時に表示することを特徴とする特許請求の範囲第1項記載の画像入力装置。

4. 帳票上の画像を光学的に読み取り、読み取った画像を電気信号に変換した後2値化することにより画像パターンを得る画像入力装置において、

光電変換した信号を段階的に增幅する手段と、該信号の各段階において单一のスライスレベルで2値化する手段と、2値化された複数の画像パターンを格納する記憶手段と該複数の画像パターンを表示する表示手段とを具備したことを特徴とする画像入力装置。

5. 前記複数の画像パターンを表示手段に同時に表示することを特徴とする特許請求の範囲第4項記載の画像入力装置。

3 発明の詳細を説明

[発明の利用分野]

この発明は帳票上の画像を光学的に読み取り、電気変換することにより画像パターンを得る画像入力装置に関する。

[従来技術]

従来の画像入力装置は、帳票上の画像を光学的に走査し、帳票からの反射光を電気信号に変換し、この電気信号を单一のスライスレベルで2値化することにより画像パターンとし、この画像パターンを表示装置に表示し、オペレータ

が確認してから記憶装置あるいは外部装置に格納あるいは出力していた。この装置の場合、スライスレベルに合った画像のみが鮮明となる欠点がある。

また、光電変換部から出力される電気信号の振幅や、2値化回路のスライスレベルを可変にする手段を持つ装置もあるが、このような装置の場合帳票を何回か搬送し、その中で最適な信号の振幅あるいは2値化のためのスライスレベルを選択する方式であるため、操作が複雑となる欠点を有している。

〔発明の目的〕

この発明の目的は、入力画像の画質を簡単に選択できる機能を有する画像入力装置を提供することである。

〔発明の概要〕

この発明の特徴とするとところは、帳票を光学的に走査して得られる光電変換信号を複数のスライスレベルで2値化して記憶し、これら2値化された画像パターンを表示し、比較できる上。

・ 3 ・

中、帳票2上に記録された原画3を光学的に走査される。すなわちランプ4は原画3を照射し、その反射光を結像レンズ5で光電変換素子6の上に映す。帳票2を搬送することにより原画3の照射位置が逐次進行する。光電変換素子6は、例えば1次元半導体CCDセンサで構成され、情報取込み／格納タイミング発生回路11からのタイミング信号により、順次結像された原画3の黑白に応じた電気信号を信号増幅回路7に送る。

信号増幅回路7は、光電変換素子6より受けた電気信号を増幅し、アナログ・ディジタル変換回路8に電気信号を送る。アナログ・ディジタル変換回路8は信号増幅回路7より受けるアナログの電気信号を多値のディジタル信号に変換する。例えば、第2図で示すアナログの入力電気信号26を第3図で示す多値のディジタル信号27に変換する。アナログ・ディジタル変換回路8は変換後のディジタル信号を比較回路10A、10B、10C、…10Xに送る。比較回路10A、10B、10C、…10Xは、アナログ・ディジタル変換回路

うにすることにある。

〔発明の実施例〕

以下、本発明の一実施例を図面を参照して詳細に説明する。

第1図は本発明の一実施例における画像入力装置の構成を示すブロック図である。第2図は光電変換された画像のアナログ信号波形を示す図である。第3図はアナログ信号を多値のデジタル信号に変換した信号とスライスレベルとの関係を示す図である。第4図は複数のスライスレベルで2値化された信号の記憶装置への取り込みタイミングを示す図である。第5図は記憶装置に取込まれた画像パターンを示す図である。第6図は複数のスライスレベルで取込んだ画像パターンを同時に表示した例を示す図である。第7図は複数のスライスレベルで取込まれた画像パターンを順次表示していく例を示す図である。

第1図において帳票走行機構1は電動で読み取られるべき帳票2を搬送する。帳票2は搬送

・ 4 ・

8より送られるデジタル信号を情報取込み／格納タイミング発生回路11の情報取込みタイミング29(第4図参照)で読み、あらかじめ外部より設定された段階的に異なるスライスレベル28A、28B、28C…28X(第3図参照)を有するスライスレベル指定回路9A、9B、9C…9Xのスライスレベルと比較し2値化して画像パターンとして、格納タイミング30A、30B、30C…30X(第4図参照)で画像情報格納メモリ12に書き込む。第5図に画像情報格納メモリ12に格納された画像パターンと記憶フォーマット31を示す。画像情報格納メモリ12は、各段スライスレベルの格納エリアをあらかじめエリア分けされており、画像パターンは41のピット配列で格納される。

表示編集回路13は、画像情報格納メモリ12より各段スライスの画像データを取り出し表示用。画像格納メモリ16に書き込み、表示する画面アドレスに対応する表示コントロールメモリ14に上記表示用画像格納メモリ16のアドレスを書き込む。

・ 5 ・

また、表示編集回路 13 はコード情報の表示を行。う場合、あらかじめ設定されている表示用文字バターンメモリ 15 上の、表示コードのバターンのアドレスを、画面アドレスに対応する表示コントロールメモリ 14 に書き込む。

表示回路 17 は、表示コントロールメモリ 14 より画像格納メモリ 16 および表示用文字バターンメモリ 15 上のアドレスを得、これらのアドレスに格納されている画像バターンおよび文字バターンを読み出して表示部 18 に送る。

表示部 18 は、第 6 図に示すように各スライスレベルで 2 値化された画像バターン 51a, 51b, … 51x をディスプレイ 50 上に同時に並べて表示する。オペレータは、並べられたバターンを見ながらどのバターンが鮮明で最適バターンかを見選び、キーボード 21 により最適バターンを選択するためのキー操作を行う。キー入力された選択信号はキーボード制御回路 20 の制御によりデータ転送制御回路 19 に送出される。データ転送制御回路 19 は入力された選択信号により画像情

• 7 •

可能となり、第 6 図と同一効果が得られる。

また、本実施例ではスライスを段階的に設げることで種々の画質を得たが、光電変換素子 6 より得た信号に段階的にバイアスをかけることで単一スライスでも同様な効果を得ることとは明らかである。

また、本実施例では別々のスライスレベルで取込まれた 2 値化データをメモリ上エリア分けして格納したが、例えば、各段のスライスのレンジング表示などで同一エリア上に全スライス分のバターンを多値で格納し、同一効果を得ることも出来る。

また、出力装置として本実施例ではフレキシブルディスク装置を用いたが、磁気テープ装置、光ディスク装置、チャネル接続での中央処理装置等であっても良い。

[発明の効果]

以上の説明の如く本発明によれば、帳票上の画像を光学的に一回取込むだけで、任意の画質の画像データを選択して入力することができる。

報格納メモリ 12 から最適スライスレベルの画像バターンを読み出して記憶制御回路 22 に送り、記憶装置 23 (例えばフレキシブルディスク装置) に記憶するか、あるいは前記画像バターンを伝送制御回路 24 に送り伝送回線 25 を介して外部装置に出力する。

なお、同時に表示するバターン 51a, 51b, … 51x は縦に並べたり、画面 50 を縦横に分割して見易く表示することは容易に考えられる。

また、入力対象の画像が大きい場合、原画の一部のみの各スライスレベルのバターンを同時に映すことも考えられる。

また、单一画面で同時に映すことなく同一効果を得ることも出来る。例えば、第 7 図に示すように画面 53 上にあるスライスレベルの表示バターン 52a を表示し、次段スライスレベルの表示がキーボード 12 より指示されるとバターン 52b を表示するようすれば、同一画面上でバターン 52a, 52b, … 52x がオペレータの操作により換わるのでオペレータは画質の比較をすることが

• 8 •

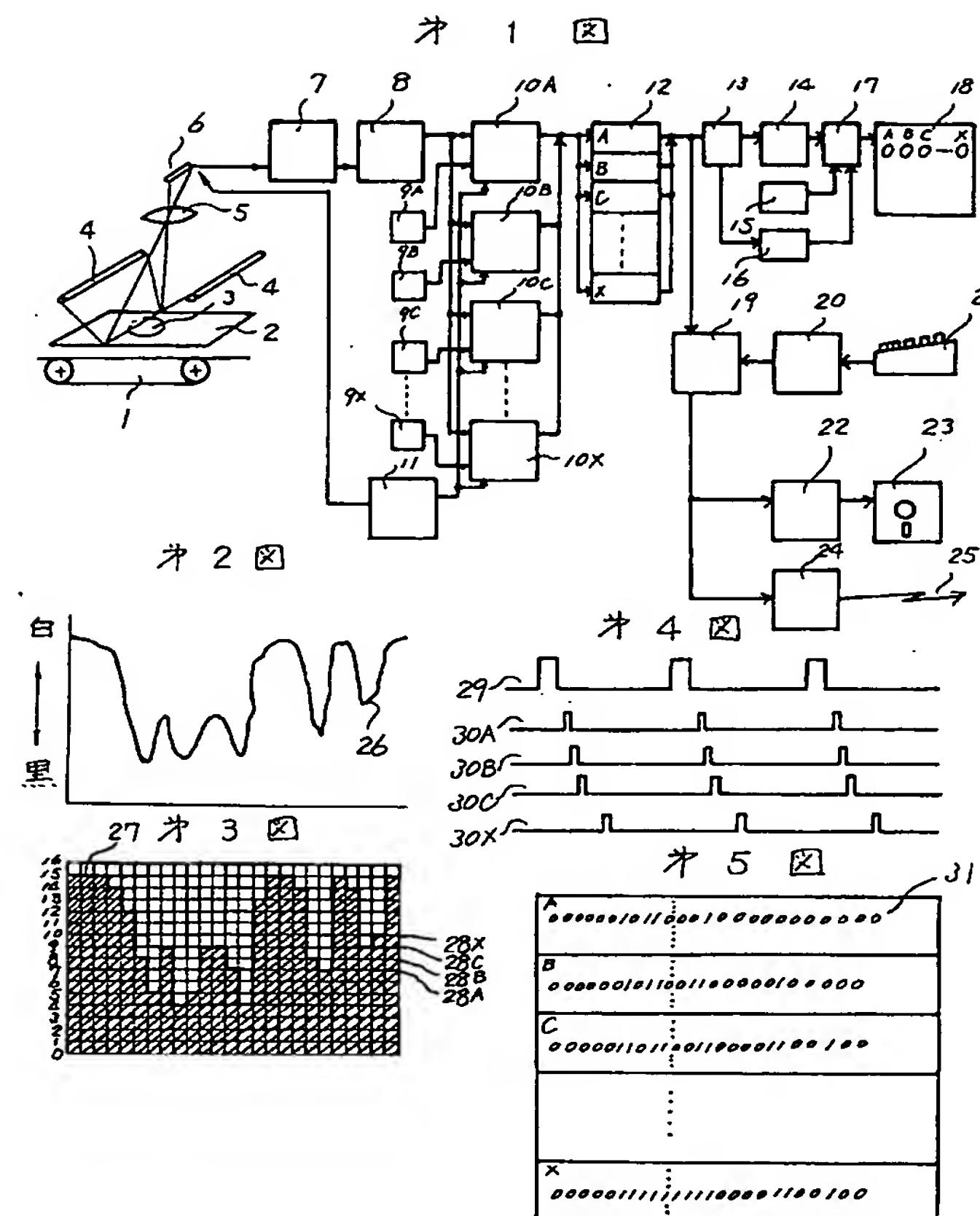
4 図面の簡単な説明

第 1 図は本発明の一実施例を示すブロック図、第 2 図は光電変換されたアナログ信号の波形図、第 3 図は多値のデジタル信号に変換された信号とスライスレベルの関係を示す図、第 4 図は 2 値化された画像バターンの読み込み／格納タイミングを示すタイムチャート、第 5 図は記憶装置に読み込まれた画像バターンと記憶フォーマットを示す図、第 6 図および第 7 図は表示された画像バターンを示す図である。

2 … 帳票、3 … 原画、6 … 光電変換素子、7 … 信号増幅回路、8 … アナログ・デジタル変換回路、9A, 9B, 9C, … 9X … スライスレベル指定回路、10A, 10B, 10C, … 10X … 比較回路、11 … 情報読み込み／格納タイミング発生回路、12 … 画像情報格納メモリ、13 … 表示編集回路、14 … 表示コントロールメモリ、15 … 表示用文字バターンメモリ、16 … 表示用画像格納メモリ、17 … 表示回路、18 … 表示部。

代理人弁理士 浅田 利一
印

• 9 •



才 7 回

六四

